

AW87390FCR 应用参考设计指南

目录

1	AW87390FCR 简介	2
2	AW87390FCR 应用场景简介	4
3	AW87390FCR 耳机输入典型应用参考原理图	5
4	AW87390FCR LINEOUT 输入典型应用参考原理图	8
5	AW87390FCR 立体声应用参考原理图	11
6	电源网络设计说明	14
7	AW87390FCR I2C 设备地址选择	19
8	AW87390FCR 元件选型	20
9	AW87390FCR LAYOUT 参考布局	23
10	AW87390FCR LAYOUT 参考布线	24

1 AW87390FCR 简介

AW87390FCR 集成艾为专有的 Triple-Level Triple-Rate AGC 音效算法，有效消除音乐播放中的杂音，同时提升音质音量。AW87390FCR 集成高压同步自适应升压，效率高达 81%，同时显著提升音乐动态范围。AW87390FCR 噪声低至 9.5uV，具有高达 102dB 的信噪比，0.008%的超低失真和独特的 Triple-Level Triple-Rate 技术，带来高品质的音乐享受。

AW87390FCR 支持 Speaker 和 Receiver 的二合一应用。在 Receiver 应用时，输出噪声低至 9.5uV。同时 Class D Receiver 拥有高 PSRR，可有效抑制 TDD-noise。

AW87390FCR 通过 I2C 接口控制寄存器，寄存器参数包括输出电压，PA 增益，Triple-Level Triple-Rate AGC 参数等。

AW87390FCR 内置过流保护、过温保护和短路保护功能，有效地保护芯片。

AW87390FCR 采用 FCQFN 2.5mm × 2.0mm × 0.55mm -16L 封装。

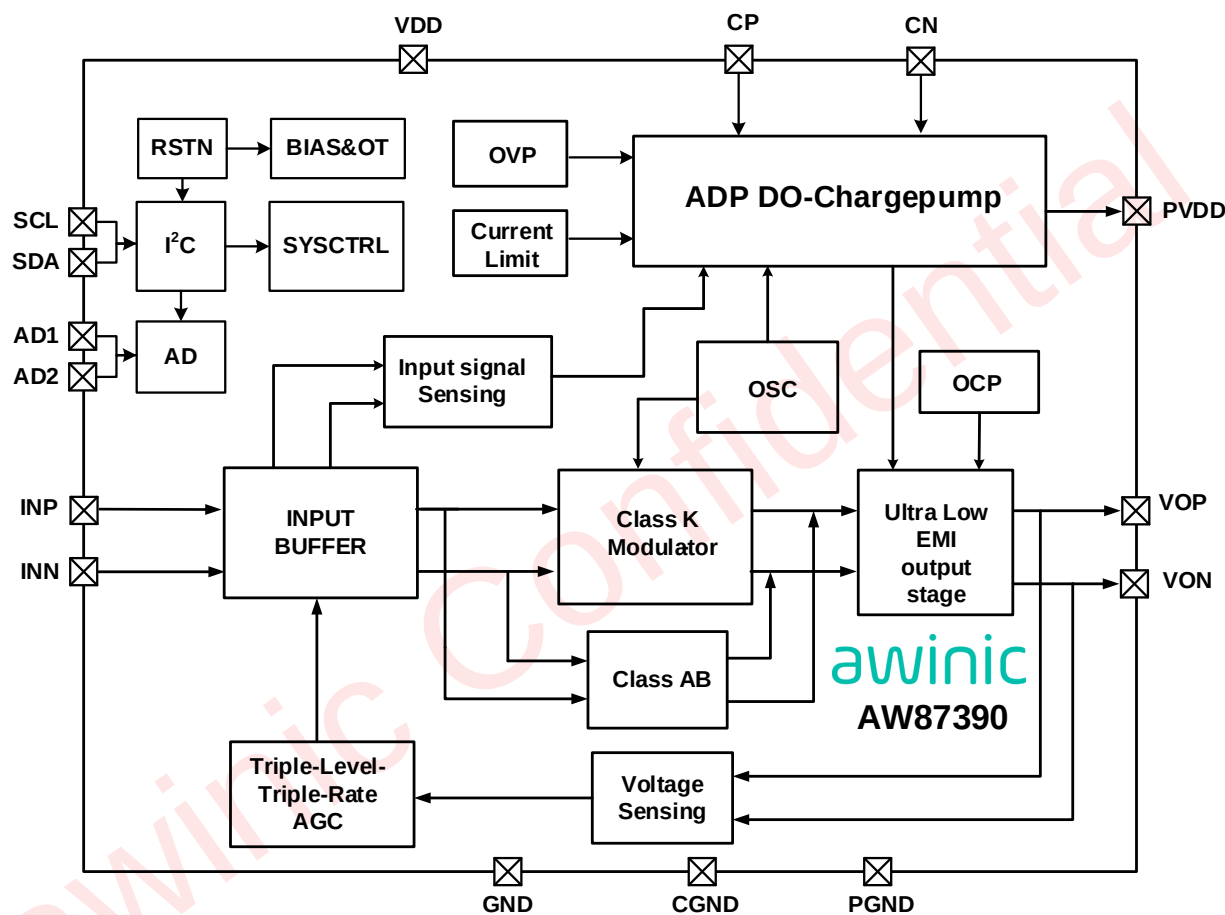


图 1 AW87390FCR 功能框图

2 AW87390FCR 应用场景简介

AW87390FCR 是专门针对改善音乐输出动态范围，提升整体音质而开发的高效率，高 PSRR，低噪声，恒定大音量的第六代 K 类音乐功放，常用于手机和平板电脑。



智能手机



平板电脑



智能音箱

图 2 AW87390FCR 使用场景

3 AW87390FCR 耳机输入典型应用参考原理图

1. 红色标注的为大电流流通过径，请注意布局和 LAYOUT；
2. 绿色标注的为音频信号输入，一般是 HPH_L 与 HPH_REF 两根一起走伪差分线到平台的 codec；
3. PVDD 电容选用耐压值 16V 以上的 X5R 电容，并且在 8V 电压下有效容值不小于 3uF；
4. VDD 需要一个 10uF 电容和 0.1uF 电容去耦；
5. SDA 和 SCL 需经上拉电阻到平台逻辑电平。AD1, AD2 是芯片地址选择脚，两引脚默认拉低是 0x58，参考手册选择合适的地址。

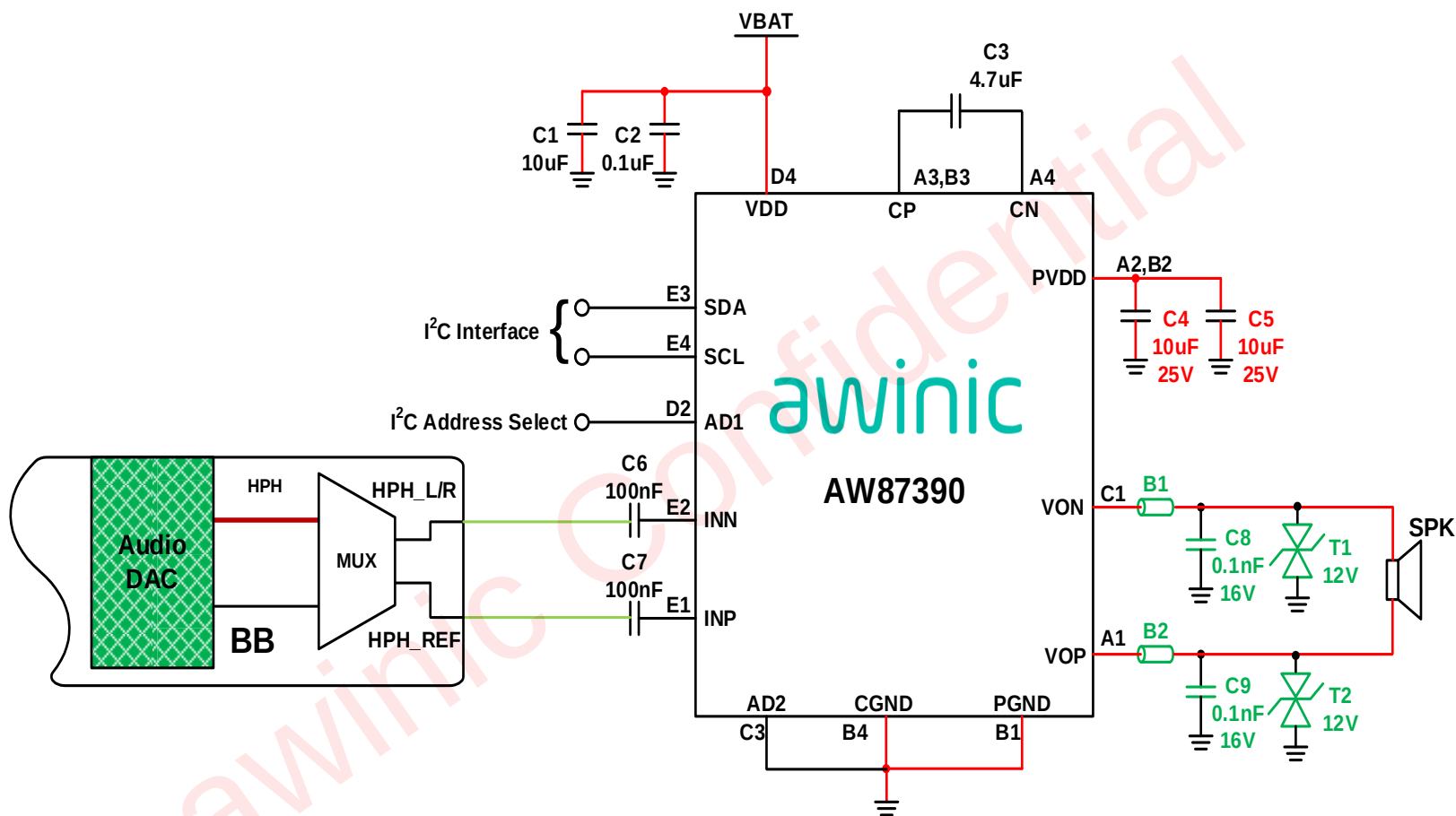


图 3 AW87390FCR 耳机输入典型应用参考原理图

器件参考说明

Components	Description	Typical Specification
C1	VBAT filter capacitor	10uF/6.3V(VBAT ≤ 4.4V)
C2	VBAT filter capacitor	0.1uF/6.3V(VBAT ≤ 4.4V)
C3	Chargepump Converter	4.7uF/10V
C4,C5	Chargepump Converter output Capacitors	Capacitance is 2 x 10uF/25V
C6,C7	Blocking Capacitors	Capacitance is 2 x 100nF/6.3V
C8,C9	EMI Filter Capacitors(optional)	The typical value is 0.1nF.Must use B1 and B2 if C8 and C9 are used.
B1,B2	EMI Filter Beads(optional)	Beads,120ohm at 100MHz,current rating >1.2A.
T1,T2	TVS for VOP.VON	12V

表 1 AW87390FCR 耳机输入典型应用参考原理图 BOM

4 AW87390FCR LINEOUT 输入典型应用参考原理图

1. 红色标注的为大电流流通过径，请注意布局和 LAYOUT；
2. 绿色标注的为音频信号输入，OUTP 与 OUTN 两根一起走差分线到平台的 codec；
3. PVDD 电容选用耐压值 16V 以上的 X5R 电容，并且在 8V 电压下有效容值不小于 3uF；
4. VDD 需要一个 10uF 电容和 0.1uF 电容去耦。

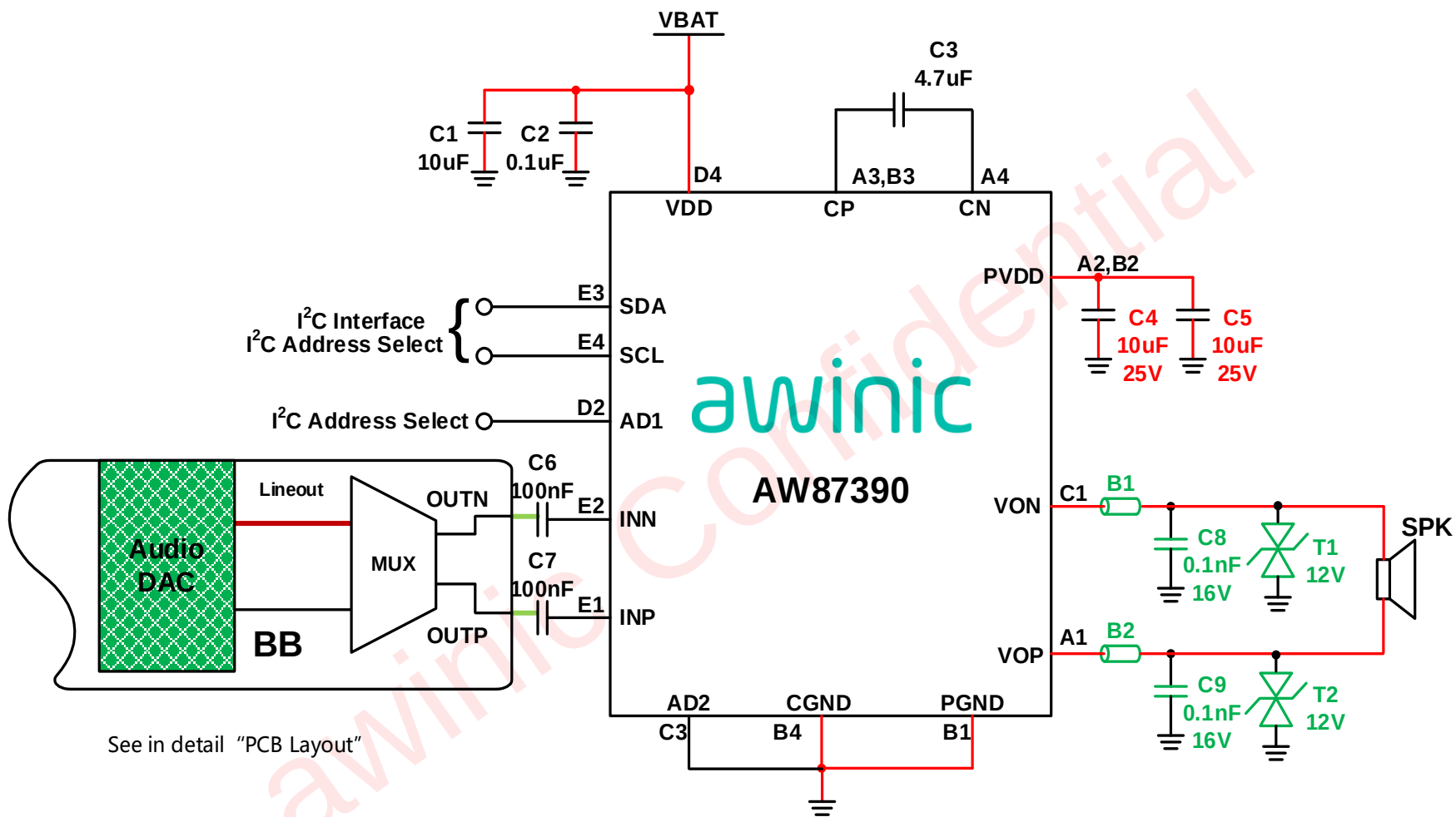


图 4 AW87390FCR LINEOUT 输入典型应用参考原理图

器件参考说明

Components	Description	Typical Specification
C1	VBAT filter capacitor	10uF/6.3V(VBAT ≤ 4.4V)
C2	VBAT filter capacitor	0.1uF/6.3V(VBAT ≤ 4.4V)
C3	Chargepump Converter	4.7uF/10V
C4,C5	Chargepump Converter output Capacitors	Capacitance is 2 x 10uF/25V
C6,C7	Blocking Capacitors	Capacitance is 2 x 100nF/6.3V
C8,C9	EMI Filter Capacitors(optional)	The typical value is 0.1nF.Must use B1 and B2 if C8 and C9 are used.
B1,B2	EMI Filter Beads(optional)	Beads,120ohm at 100MHz,current rating >1.2A.
T1,T2	TVS for VOP.VON	12V

表 2 AW87390FCR LINEOUT 输入典型应用参考原理图 BOM

5 AW87390FCR 立体声应用参考原理图

1. 红色标注的为大电流流通过径，请注意布局和 LAYOUT；
2. 绿色标注的为音频信号输入，OUTP 与 OUTN 两根一起走差分线到平台的 codec；
3. PVDD 电容选用耐压值 16V 以上的 X5R 电容，并且在 8V 电压下有效容值不小于 3uF；
4. VDD 需要一个 10uF 电容和 0.1uF 电容去耦；
5. 单端接法立体声应用时，左声道和右声道音频 PA 的输入与平台端的左右声道输出连接时接法应当相同。例如选择 INN 作为输入引脚时则两个音频 PA 都使用 INN 作为输入引脚与平台的左右声道连接。避免左右声道输出的声音相位相反导致声音效果出现问题，参考接法如图 5 所示。

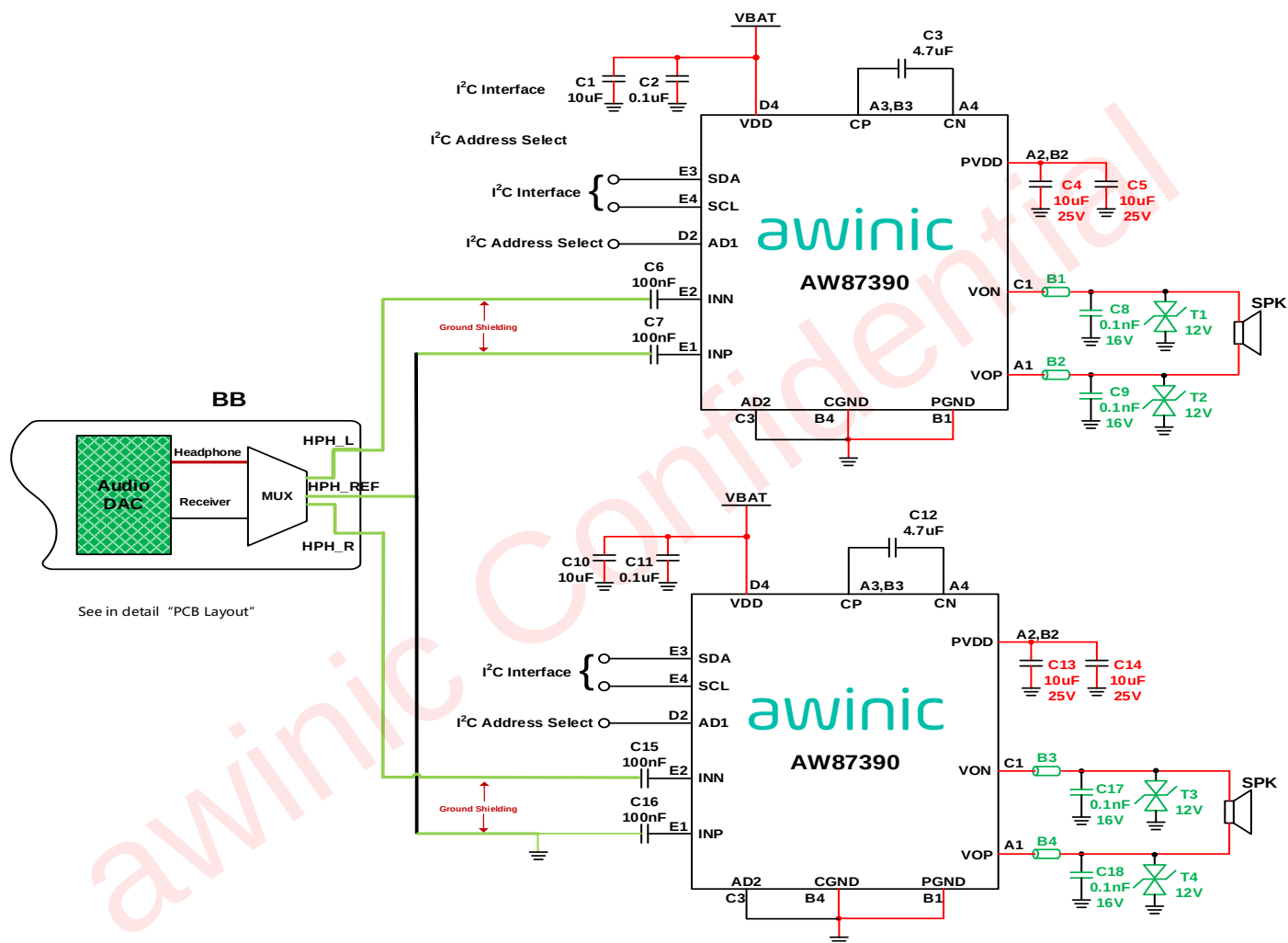


图 5 AW87390FCR 立体声应用参考原理图

器件参考说明

Components	Description	Typical Specification
C1,C10	VBAT filter capacitor	10uF/6.3V(VBAT ≤ 4.4V)
C2,C11	VBAT filter capacitor	0.1uF/6.3V(VBAT ≤ 4.4V)
C3,C12	Chargepump Converter	4.7uF/10V
C4,C5,C13,C14	Chargepump Converter output Capacitors	Capacitance is 4 x 10uF/25V
C6,C7,C15,C16	Blocking Capacitors	Capacitance is 4 x 100nF/6.3V
C8,C9,C17,C18	EMI Filter Capacitors(optional)	The typical value is 0.1nF.Must use B1 and B2 if C8 and C9 are used.B3 and B4 same as above.
B1,B2,B3,B4	EMI Filter Beads(optional)	Beads,120ohm at 100MHz,current rating >1.2A.
T1,T2,T3,T4	TVS for VOP.VON	12V

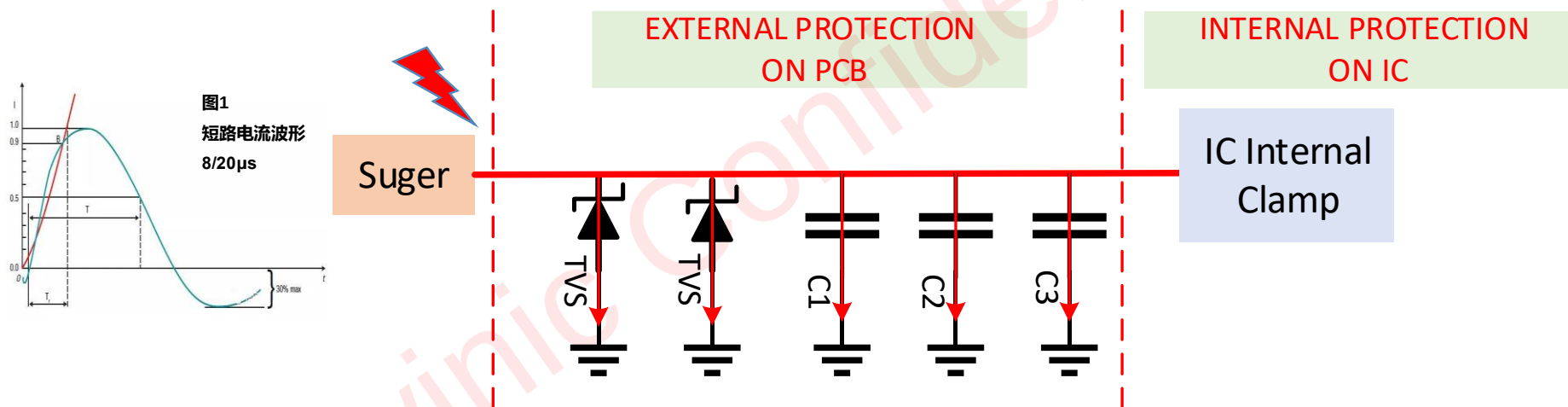
表 3 AW87390FCR 立体声应用参考原理图 BOM

6 电源网络设计说明

1. 电源网络设计概述

合理的电源网络设计与分配，对提升电源网络性能有着重要作用。元件的选型、合理的布局及布线对电源

网络的浪涌噪声防护及稳定性有重要影响。电源网络设计图参考如下：



2. 电源网络设计建议

1) 先防护后滤波原则。对于端口既有滤波又有防护电路，应遵从先防护器件用于抑制过压和过流，再滤波。

2) TVS 管放置位置尽量靠近外部端口，尽量与电源网络在同层，尽量避免换层。

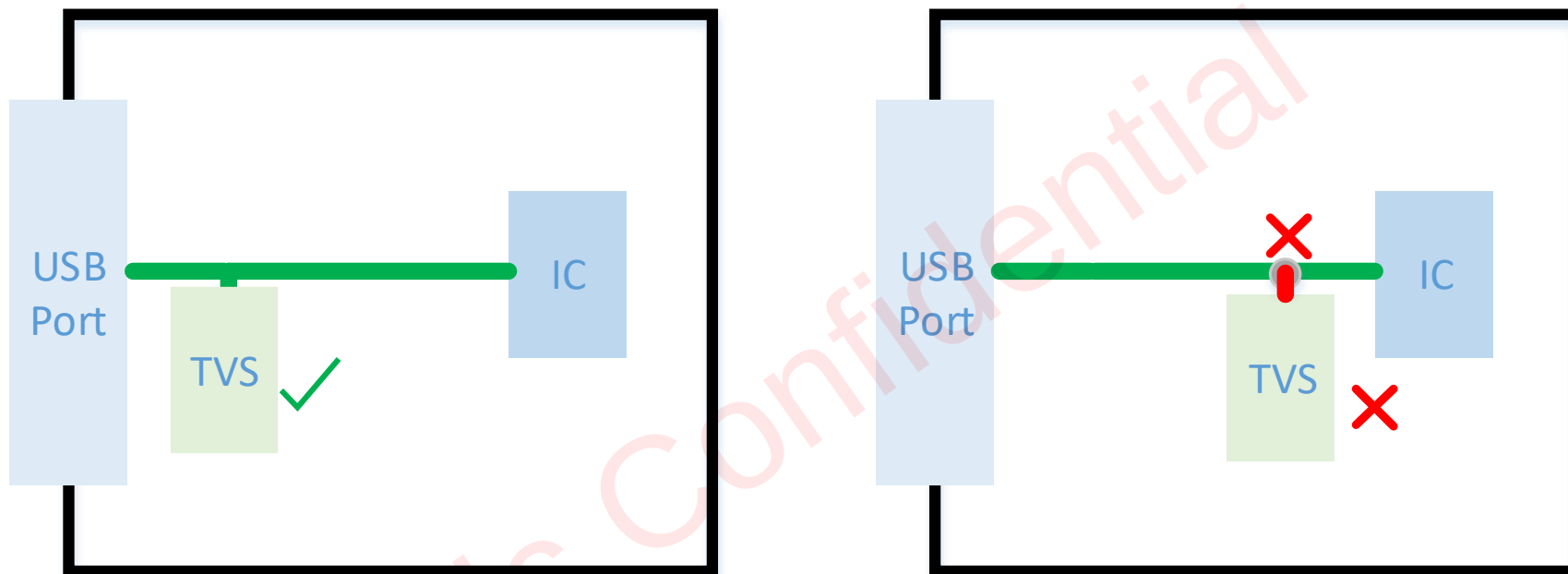


图 7 放置位置靠近外部端口及避免换层

3) 防护器件走线应短而粗且接地可靠,尽量减少走线带来的等效电感及不可靠接地带来的钳位电压反弹。

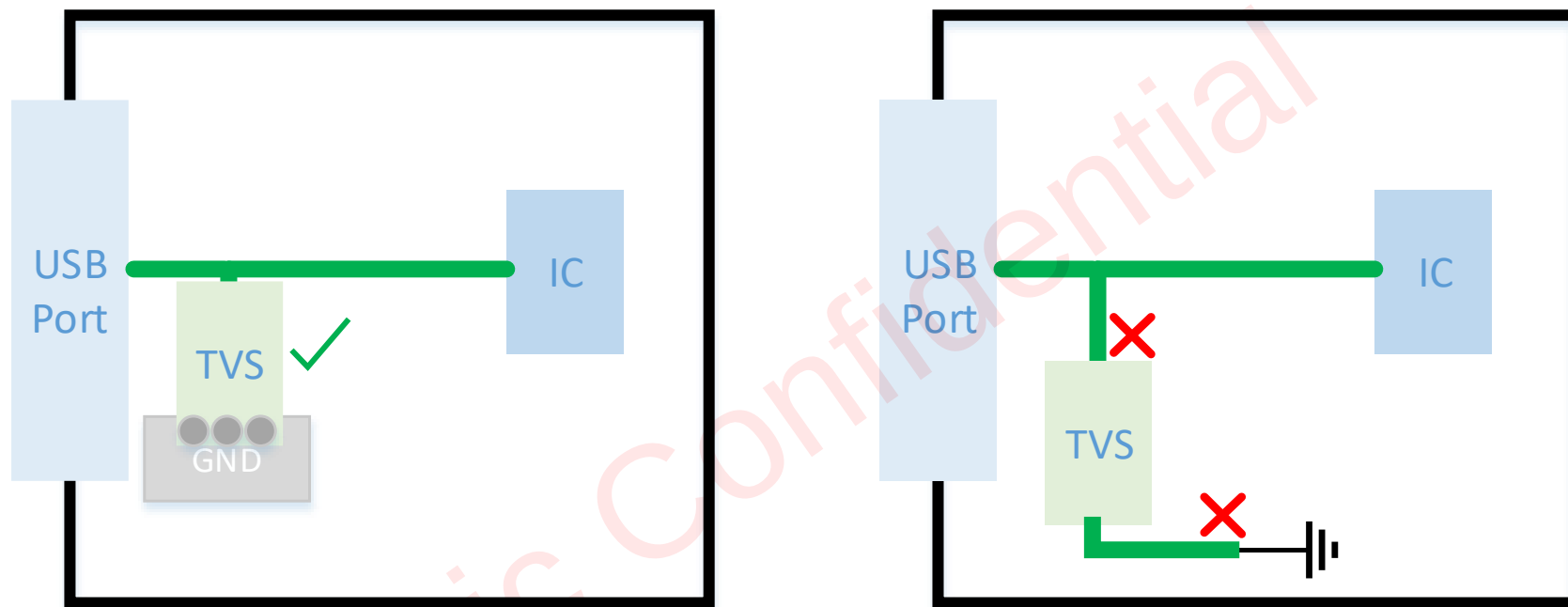


图 8 走线短而粗且接地可靠

4) TVS 选型

A. 方向性。单向 TVS 管只对正向脉冲起到钳位作用，一般用于直流电路中或者没有负向脉冲出现的情况。

双向 TVS 管可吸收正负向脉冲，对于交流、直流信号均适用。

B. V_{rwm} ：可承受的最大反向电压。选择时此参数应大于电池最大电压。

C. V_{br} ：反向击穿电压。此电压标志 TVS 管开始进入反向击穿状态。

D. V_c ：最大钳位电压。此电压与峰值脉冲电流 I_{pp} 相关，而 I_{pp} 产生又与所做的浪涌脉冲标准有关，具体

V_c 参数应参照 TVS 管 datasheet 中 V_c VS I_{pp} 曲线。

E. 封装上建议选用结电容小的表贴式 TVS 管。

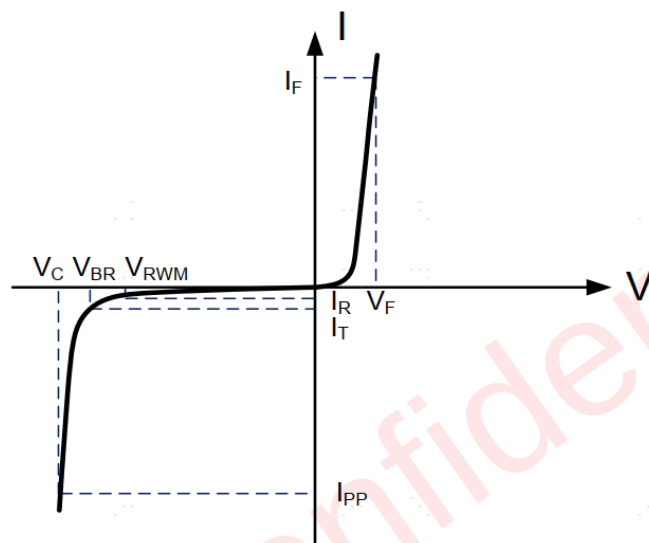


图9 TVS 管特性示例图

5) 电源网络电容选择。较大容值的电容在电源网络受到外部浪涌或 ESD 冲击时起到一定吸收作用，因此 PA VDD 端可放置一颗 22uF 或 47uF 电容。推荐型号可参考：

1. ESD56301D04
2. WS4.5DPX_W03010184B
3. PTVSHC2EN4V8UF

7 AW87390FCR I2C 设备地址选择

AW87390FCR 的 I²C 电平范围从 1.3V 到 VDD，故可以支持 1.8V/2.8V/3.3V 的 I²C 接口电平，接口电平由平台的 I²C 接口电平决定。AW87390FCR 可以通过 AD1 和 AD2 引脚来配置不同的 I²C 地址，AD 引脚在芯片内部对地等效阻抗为 300K，故在配置 I²C 地址过程中可以直接接 VDD，如果希望进一步降低漏电流可以在 AD 引脚与 VDD 之间串入一个电阻来实现，建议使用 0x58 和 0x5B，下表是 I²C 地址配置说明：

AD1	AD2	I ² C 地址
0	0	0x58
0	1	0x5A
1	0	0x59
1	1	0x5B

表 4 AW87390FCR I2C 设备地址表

8 AW87390FCR 元件选型

1. VDD 退耦电容。合适的电源退耦电容可以提升音频 PA 的效率和最佳的性能，因此电源退耦电容建议选择温度稳定性好，ESR 低的 X5R 或 X7R 的陶瓷电容；在靠近芯片的电源输入引脚处加 $10\mu\text{F}$ 或以上的退耦电容滤除电源上的低频干扰；在最靠近芯片电源输入引脚处加 $0.1\mu\text{F}$ 退耦电容用于滤除高频干扰。
2. Fly 电容选型。Charge pump 升压电容需要一个 0603 封装 $4.7\mu\text{F}/10\text{V}$ 的 X5R 或 X7R 的电容，这样可以保证在大功率或瞬态电流过大时 charge pump 有足够的驱动能力,保证不会出现由于 PVDD 被拉低而引起的截顶失真。
3. PVDD 电容选型。Charge pump 电源输出端 (PVDD) 退耦电容的容值和 ESR 的大小会直接影响到电源输出纹波的大小，从而影响到音频 PA 的性能，因此建议选择 $10\mu\text{F}/25\text{V}$ 耐压，低 ESR 的 X5R 或 X7R 的陶瓷电容；为保证音频 PA 的性能要求 PVDD 电容在 8V 下仍然保证有 $3\mu\text{F}$ 或以上的容量。

4. 输出磁珠电容选型。输出端的磁珠和 0.1nF 是为 EMI 做的预留，客户请根据项目实际情况选择是否使用 EMI 抑制；磁珠的 IMAX 电流可以使用快速计算公式 $IMAX = PVDD / RL * 1.2$ （RL 是 SPK 的直流阻抗，1.2 是留的 20% 的余量）；磁珠在满足 IMAX 电流的情况下建议优先选择 DCR 小的型号，交流阻抗大于 $100\Omega @ 100MHz$ ，低 THD 失真的产品，因为 DCR 过大会直接降低加载到 SPK 上的有效功率导致响度不足；交流阻抗大有更好的 EMI 抑制作用；输出端的 0.1nF 电容建议用额定耐压为 16V 的电容；更大容值的电容对 EMI 的抑制会更好，同时会导致静态功耗增加。
5. 输出 TVS 管选型。TVS 的选择通常情况下只要高于 PVDD 电压即可，但是由于输出传输线路上仍然会存在一定的寄生电感，故音频 PA 输出的调制方波在经过线路的时候会因为寄生电感的存在发生一些振荡导致边沿有过冲，同时如果为了抑制 EMI 加入了磁珠同样会产生一定的边沿过冲，所以实际项目回来后建议实际测试一下 SPK 两端的最高过冲电压，然后选择合适的 TVS，防止过冲电压过高将 TVS 击穿后导致漏电既影响功耗又影响音频的 THD 指标。

6. 输入电容选型 C_{in} 是音频 PA 的输入耦合电容，与芯片内部的输入电阻组成高通滤波器，输入截止频率的计算公式如下所示：

Speaker 模式，输入高通截止频率如下所示：

$$f_h(-3dB) = \frac{1}{2 * \pi * R_{intotal} * C_{in}} = \frac{1}{2 * \pi * 9k\Omega * 100nF} = 176.9Hz$$

Receiver 模式，输入高通截止频率如下所示：

$$f_h(-3dB) = \frac{1}{2 * \pi * R_{intotal} * C_{in}} = \frac{1}{2 * \pi * 48k\Omega * 100nF} = 33.2Hz$$

9 AW87390FCR LAYOUT 参考布局

1. 由于音频 PA 采用 Charge pump 升压, Charge pump 电路工作时通过开关不断地切换来完成 Fly 电容的充放电因此在工作的时候可能会产生一些 EMI 干扰, 故布局的时候需要将音频 PA 远离敏感的电路 (如天线, 射频等) 最好是能够单独用屏蔽罩进行屏蔽处理。
2. 由于音频 PA 输出的信号是脉宽调制的方波, 因此在布局的时候音频 PA 输出的磁珠 (bead) 和 EMI 电容在布局时请尽量靠近芯片的引脚放置; 这样可以尽量降低输出信号产生的干扰。
3. 音频 PA 所有的滤波电容 (包括 VDD 和 PVDD) 请靠近芯片的引脚放置, 并且遵循高频滤波电容最靠近芯片引脚, 低频滤波电容次之的原则。
4. Fly 电容请靠近芯片的引脚放置, 尽量缩短芯片引脚到电容的走线长度。
5. 两个输入耦合电容在布局时请按走差分线的方式去布局, 摆放位置尽量保证走线的对称性。
6. TVS 尽量放在靠近 ESD 进来的必经的路径上, 并且保证 TVS 下地可靠。

10 AW87390FCR LAYOUT 参考布线

1. 采用差分接法的信号线完全参考差分线的要求按等长等宽处理，不仅要求信号线之间的等长等宽，同时要求信号线与两边的地之间的距离也是等宽。

如果采用的是单端接法的话则要求接地的那端与信号线一起走“伪差分”，然后接到平台的 codec 的音频参考地，通过这个音频参考地再到主地。

差分对的布线有两点要注意：

- 1) 两条信号线的长度要尽量一样长。
- 2) 两条信号线之间的间距以及与地的间距要一直保持不变，也就是要平行。

保持平行的方式有两种，一种是同一平面上的平行，两条线走在同一层面（side-by-side）。

另一种是两个线分别走在上下两个相邻的层面（over-under）；通常情况下 side-by-side 用得比较多；

差分线如果不注意控制距离和长度的话会影响到信号的完整性和延时，导致信号质量不达标。

2. 音频 PA 的 VDD 输入必须先经过电容后再到芯片的引脚，线宽要求能够满足当前设定功率输出所需的最大电流，最大输入电流可以使用如下公式进行快速计算。

$$I_{in} = PVDD^2 / R_L / \eta / V_{in}$$

PVDD-----音频 PA 内部 Charge pump 的输出电压，即音频 PA 输出级的工作电压；

I_{in} -----音频 PA VDD 引脚输入电流；

η -----音频 PA 的整体工作效率约为 80%；

V_{in} -----音频 PA 的 VDD 输入电压，一般取手机的最低工作电压来计算最大的电流（忽略电压降低对音频 PA 内部 Charge pump 输出电压的影响）；

R_L -----SPK 的直流阻抗；

例如：某项目的 SPK 直流阻抗为 8 欧，音频 PA 的 PVDD 电压设置为 7.2V，手机的最低工作电压为 3.6V，那么代入公式可以计算出 I_{in} 电流如下：

$$I_{in}=7.2*7.2 / 8 / 0.8 / 3.6=2.25A$$

即在当前应用条件下在音频 PA 的 VDD 输入端的 IPEAK 电流会达到 2.25A;

故在走线的时候要注意线宽和过孔数量, 避免线宽和过孔数量不足导致线上的压降过大影响音频 PA 的最终输出。

备注:

这里使用的快速计算公式未考虑芯片内部 MOS 管的寄生阻抗以及 PCB 上的寄生阻抗; 将这些因素考虑进去的话实际计算的结果会稍小一些;

3. 由于音频 PA 输出的信号为脉宽调制的方波, 为防止干扰音频 PA 的输出走线建议走在主板的内层, FPC 上建议刷电磁屏蔽膜; 输出走线的线宽可以采用快速计算公式 $I_{PEAK}=PVDD/RL$
例如: 某项目的 SPK 直流阻抗为 8Ω , 音频 PA 的 PVDD 电压设置为 7.2V, 那么代入公式可以计算出 I_{peak} 电流如下:

$$I_{peak}=7.2 / 8=0.9A$$

即在当前应用条件下在音频 PA 的输出端的 IPEAK 电流会达到 0.9A;

因此在故在走线的时候要注意线宽和过孔数量，避免线宽和过孔数量不足导致线上的压降过大导致加载到 SPK 上的有效功率降低。

备注:

这里使用的快速计算公式未考虑输出信号通路上 PCB 的寄生阻抗和磁珠的 DCR; 将这些因素考虑进去的话实际计算的结果会稍小一些;

4. PVDD 引脚和外部的 PVDD 滤波电容的走线宽度可以参考音频 PA 输出的走线要求，因为输出端的电压和电流是由 PVDD 的滤波电容输出的，因此 PVDD 滤波电容到 PVDD 引脚的电流和输出端的电流是一样的。

备注:

LAYOUT 时要求的线宽主要是为了防止大电流时由于线路的线宽不足或过孔阻抗过大导致 PCB 走线出现明显的温升和压降影响音频 PA 性能的发挥，并非小了一定会导致音频 PA 不能工作，因此建议客户在 LAYOUT 过程中结合各自的标准和工艺水平进行合理的调整；必要的时候可以进行大电流通路的 PDN 仿真来验证当前的设计是否会有风险。

参考 LAYOUT

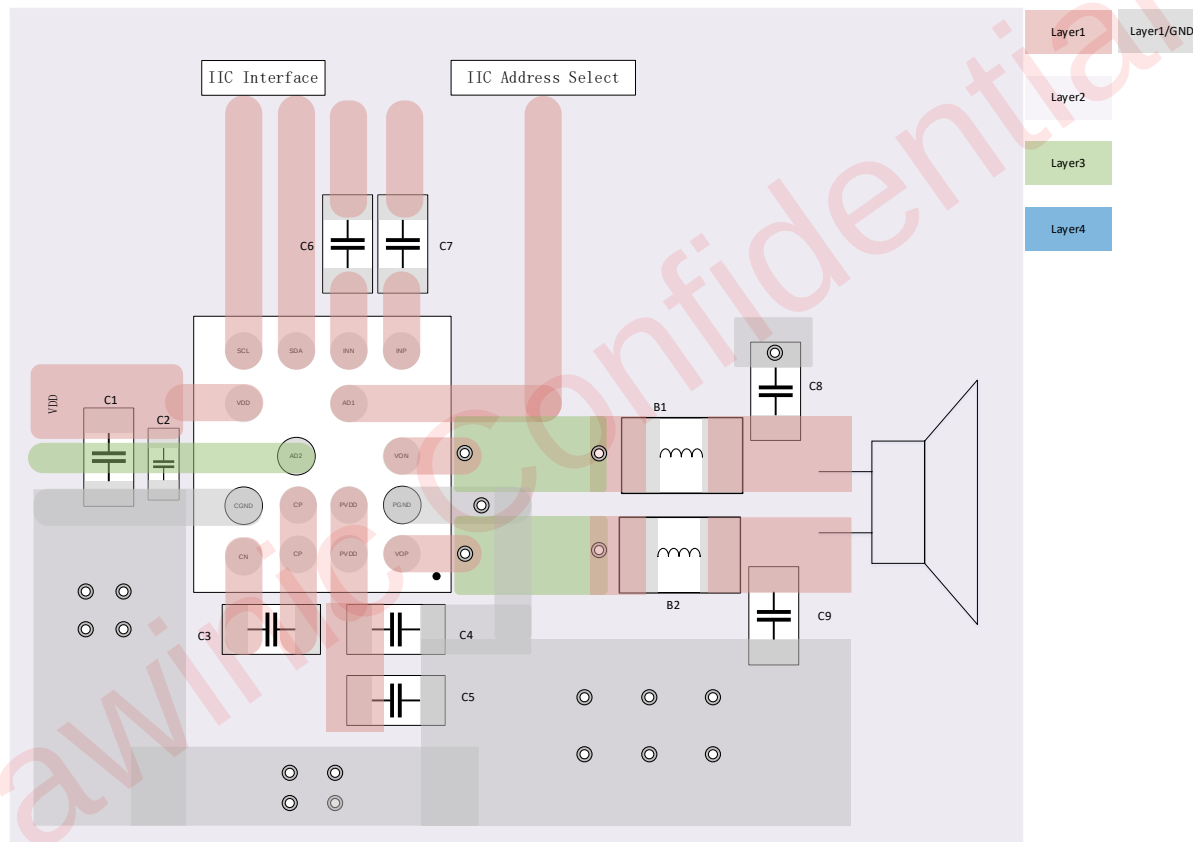


图 10 AW87390FCR LAYOUT 参考布线

版权所有

本文内容的知识产权归上海艾为电子技术股份有限公司所有，未经本公司书面许可，禁止任何其他人及其他公司以任何形式使用(包括但不限于全部或部分地泄露、复制、或散发) 本文内容。

文档修订记录

版本	日期	说明
V1.0	2021 年 10 月	新编文档
V1.1	2022 年 1 月	1.文档升级。
V1.2	2022 年 2 月	1.增加电源网络说明。

表 5 文档修订记录